

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-007085

(43)Date of publication of application : 12.01.2001

(51)Int.Cl.

H01L 21/3065

(21)Application number : 11-174097

(71)Applicant : YAMAHA CORP

(22)Date of filing : 21.06.1999

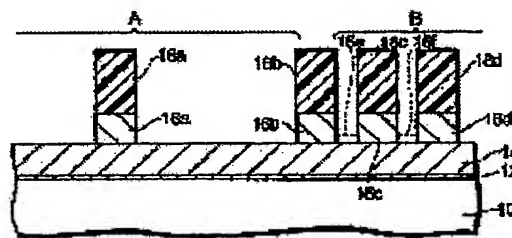
(72)Inventor : TAWARA TAKASHI

(54) DRY ETCHING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To ensure anisotropic shape and lessen etching damages in laminating W-based conductive layers (W, WSi₂, etc.), on a poly-Si layer.

SOLUTION: After laminating a poly-Si layer 14 and a WSi₂ layer on an insulation film 12, resist layers 18a, 18b are formed on the WSi₂ layer with a large gap, and resist layers 18b-18d are formed thereon with small gaps. After etching the WSi₂ layer with a plasma of Cl₂/O₂ gas, by having it overetched to remove WSi₂ layers 16e, 16f with a plasma of HBr/Cl₂/O₂ gas while reaction products suppress side etching, WSi₂ layers 16a-16d corresponding to the layers 18a-18d are thereby obtained. The layer 14 is selectively etched with a plasma of HBr/Cl₂/O₂ gas, while reaction products suppress side etching. The method is also applicable to single layers of W-based conductive materials.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開2001-7085

(P2001-7085A)

(43)公開日 平成13年1月12日(2001.1.12)

(51)Int.Cl.⁷

H01L 21/3065

識別記号

FI

H01L 21/302

データベース(参考)

F 5F004

K

審査請求 未請求 請求項の数2 O L (全9頁)

(21)出願番号

特願平11-174097

(22)出願日

平成11年6月21日(1999.6.21)

(71)出願人 000004075

ヤマハ株式会社

静岡県浜松市中沢町10番1号

(72)発明者 田原 傑

静岡県浜松市中沢町10番1号ヤマハ株式会社内

(74)代理人 100075074

弁理士 伊沢 敏昭

Fターム(参考) 5F004 AA06 BA14 BA16 BB13 BB14

BB18 CA01 DA00 DA02 DA04

DA18 DA25 DA26 DB02 DB10

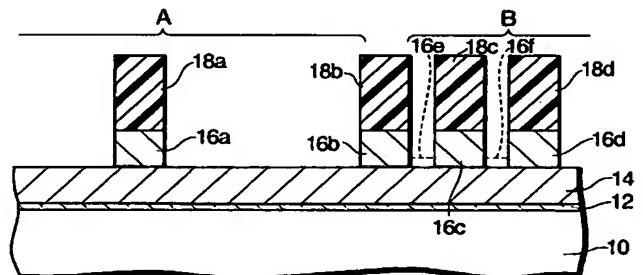
DB17 EA28 EB02

(54)【発明の名称】 ドライエッチング方法

(57)【要約】

【課題】 W系導電材層(W, WSi₂等)をポリSi層に重ねた積層のドライエッチング方法において、異方性形状の確保とエッチングダメージの軽減とを可能にする。

【解決手段】 絶縁膜12の上にポリSi層14及びWSi₂層の積層を形成した後、WSi₂層の上にレジスト層18a, 18bを大間隔で、レジスト層18b~18dを小間隔でそれぞれ形成する。Cl₂/O₂ガスのプラズマでWSi₂層をジャストエッチングした後、HBr/Cl₂/O₂ガスのプラズマにより反応生成物でサイドエッチングを抑制しつつオーバーエッチングを行なってWSi₂層16e, 16fを除去することにより層18a~18dに対応するWSi₂層16a~16dを得る。HBr/Cl₂/O₂ガスのプラズマにより反応生成物でサイドエッチングを抑制しつつ層14を選択的にエッチングする。本方法は、W系導電材の単層にも応用できる。



【特許請求の範囲】

【請求項1】 基板を覆う絶縁膜の上に、ポリシリコン層にタングステン系導電材層を重ねた積層を形成する工程と、

前記タングステン系導電材層の上に複数のレジスト層を互いに接近させて形成する工程と、

塩素含有ガス及び酸素ガスの混合ガスをエッチングガスとし且つ前記複数のレジスト層をマスクとするドライエッチングにより前記タングステン系導電材層をその厚さが前記複数のレジスト層の間の間隔より広いレジスト不存在領域にてゼロ又はその近傍の値になるようにエッチングする工程と、

臭素含有ガスはヨウ素含有ガスと塩素含有ガスと酸素ガスとの混合ガスをエッチングガスとし且つ前記複数のレジスト層をマスクとするドライエッチングにより反応生成物で前記タングステン系導電材層のサイドエッチングを抑制しつつ前記複数のレジスト層の間のタングステン系導電材を除去することにより前記複数のレジスト層にそれぞれ対応したパターンを有する複数のタングステン系導電材層を形成する工程と、

少なくとも臭素含有ガス又はヨウ素含有ガスと酸素ガスとを含む混合ガスをエッチングガスとし且つ前記複数のレジスト層及び前記複数のタングステン系導電材層をマスクとするドライエッチングにより前記ポリシリコン層を選択的に除去することにより前記複数のレジスト層にそれぞれ対応したパターンを有する複数のポリシリコン層を形成する工程とを含むドライエッチング方法。

【請求項2】 基板を覆う絶縁膜の上にタングステン系導電材層を形成する工程と、

前記タングステン系導電材層の上に複数のレジスト層を互いに接近させて形成する工程と、

塩素含有ガス及び酸素ガスの混合ガスをエッチングガスとし且つ前記複数のレジスト層をマスクとするドライエッチングにより前記タングステン系導電材層をその厚さが前記複数のレジスト層の間の間隔より広いレジスト不存在領域にてゼロ又はその近傍の値になるようにエッチングする工程と、

臭素含有ガス又はヨウ素含有ガスと塩素含有ガスと酸素ガスとの混合ガスをエッチングガスとし且つ前記複数のレジスト層をマスクとするドライエッチングにより反応生成物で前記タングステン系導電材層のサイドエッチングを抑制しつつ前記複数のレジスト層の間のタングステン系導電材を除去することにより前記複数のレジスト層にそれぞれ対応したパターンを有する複数のタングステン系導電材層を形成する工程とを含むドライエッチング方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、W（タングステン）、WSi₂（タングステンシリサイド）等のW系導

電材層をポリSi（シリコン）層を重ねた積層又はW系導電材の単層をドライエッチングする方法に関し、特にC1（塩素）含有ガスとO₂（酸素）ガスとの混合ガスをエッチングガスとするドライエッチングによりW系導電材層をジャストエッチングした後該混合ガスにBr（臭素）含有ガス又はI（ヨウ素）含有ガスを添加してオーバーエッチングを行なうことにより異方性形状の確保とエッチングダメージの軽減とを可能にしたものである。

【0002】

【従来の技術】 従来、WSi₂層をポリSi層を重ねた積層（Wポリサイド層）を用いる配線形成法としては、図11～13に示すような方法が知られている（例えば、特開平7-94469号公報参照）。

【0003】 図11の工程では、シリコン基板1の表面を覆うゲート酸化膜2の上にポリSi層3及びWSi₂層4を順次に堆積形成した後、WSi₂層4の上にホトリソグラフィ処理によりレジスト層5a～5dを形成する。レジスト層5a、5bは、疎パターン領域aにおいて大きな間隔で配置し、レジスト層5b～5dは、密パターン領域bにおいて小さな間隔で配置する。

【0004】 図12の工程では、F（フッ素）含有ガス（例えばS₂F₆ガス）を用いるプラズマエッチングによりポリSi層3及びWSi₂層4の積層を疎パターン領域aにて厚さがゼロ又はその近傍の値になるようにジャストエッチングする。この結果、レジスト層5a～5dにそれぞれ対応したパターンを有するWSi₂層4a～4dが残存する。また、密パターン領域bでは、いわゆるRIE lag現象（又はマイクロローディング効果）によりエッチング速度が低下するため、疎パターン領域aにおけるポリSi層3の被エッチング部3eに比べてポリSi層3の被エッチング部3fが厚く残存する。

【0005】 図13の工程では、Br含有ガス（例えばHBrガス）及びO₂ガスの混合ガスを用いるプラズマエッチングによりオーバーエッチングを行なってポリSi層3における3e、3f等の被エッチング部を除去する。HBr等のBr系ガスとO₂ガスとの混合ガスを用いるプラズマエッチングは、ゲート酸化膜2に対するポリSi層3の選択性が高い。オーバーエッチングの結果として、レジスト層5a～5dにそれぞれ対応したパターンを有するポリSi層3a～3dが残存する。オーバーエッチング時には、パターン側壁に付着した反応生成物がWSi₂層4a～4d及びポリSi層3a～3dのサイドエッチングを抑制するので、4a/3a、4b/3b、4c/3c、4d/3d等の積層に異方性形状を持たせることができる。オーバーエッチングの後には、レジスト層5a～5dを除去する。4a/3a等の積層は、ゲート電極乃至配線層として使用される。

【0006】 従来、W層を用いる配線形成法としては、

図14～16に示すような方法が提案されている。

【0007】図14の工程では、シリコン等の半導体基板6の表面を覆うシリコンオキサイド等の絶縁膜7の上にW層8を形成する。そして、W層8の上にレジスト層9a、9bを互いに接近させて形成する。

【0008】図15の工程では、F含有ガスとしてSF₆を用いるプラズマエッチングによりW層8をレジスト層9a、9b間の間隔より広いレジスト不存在領域にて厚さがゼロ又はその近傍の値になるようにジャストエッチングする。この結果、レジスト層9a、9bにそれぞれ対応したW層8a、8bが残存すると共に、W層8a、8bの間にはRIE1a現象により薄いW層8cが残存する。

【0009】図16の工程では、図15の工程に引き続いて図15の工程と同様のプラズマエッチングによりオーバーエッチングを行なってW層8cを除去し、W層8a、8bを残存させる。この後、レジスト層9a、9bを除去する。W層8a、8bは、配線層として使用される。

【0010】図15、16のSF₆によるプラズマエッチング工程において、異方性エッチングを行なうには、基板に入射するイオンのエネルギーを高くしたり、基板の温度を低くしたりする必要がある。また、反応生成物でサイドエッチングを抑制して異方性形状を確保する方法も提案されている。例えば、特開平7-147271号公報には、SF₆にN₂やNH₃を添加したガスのプラズマでW層をエッチングすることにより反応生成物であるWNによりサイドエッチングを抑制することが示されている。特開平10-326774号公報にも、SF₆にCHF₃及びN₂を添加したガスのプラズマでW層をエッチングする方法が示されている。特開平7-169744号公報には、W層の下にTi又はTi化合物の膜を敷き、エッチング活性種であるFとTiとの反応で生成される低蒸気圧のフッ化チタンでサイドエッチングを抑制することが示されている。

【0011】

【発明が解決しようとする課題】図11～13の方法によると、下地にエッチングダメージが生じやすい。すなわち、図13のオーバーエッチング工程では、前述したようにゲート酸化膜2に対するポリSi層3の選択比が高いものの、図12のジャストエッチング工程では、フッ素系ガスのプラズマでエッチングを行なうので、ゲート酸化膜2に対するポリSi層3の選択比が低く、ゲート酸化膜2がエッチングされることがある。これを防ぐには、ポリSi層3の厚さがゼロになる前にジャストエッチングを停止するように工程管理を厳しくする必要がある。また、ゲート絶縁膜2を含むゲート部は、図12のジャストエッチング時及び図13のオーバーエッチング時にプラズマにさらされるので、イオン衝撃によるダメージを受けやすい。

【0012】一方、図14～16の方法によると、フッ素系ガスのプラズマでエッチングを行なうので、絶縁膜7を構成するシリコンオキサイドに対するWの選択比が低く、図16に示すようにオーバーエッチングの際に絶縁膜7がW層8a、8bの側方でエッチングされる。このため、配線段差が大きくなる不都合がある。

【0013】この発明の目的は、異方性形状を確保しつつエッチングダメージを軽減することができる新規なドライエッチング方法を提供することにある。

【0014】

【課題を解決するための手段】この発明に係る第1のドライエッチング方法は、基板を覆う絶縁膜の上に、ポリシリコン層にタングステン系導電材層を重ねた積層を形成する工程と、前記タングステン系導電材層の上に複数のレジスト層を互いに接近させて形成する工程と、塩素含有ガス及び酸素ガスの混合ガスをエッチングガスとし且つ前記複数のレジスト層をマスクとするドライエッチングにより前記タングステン系導電材層をその厚さが前記複数のレジスト層の間隔より広いレジスト不存在領域にてゼロ又はその近傍の値になるようにエッチングする工程と、少なくとも臭素含有ガス又はヨウ素含有ガスと酸素ガスとを含む混合ガスをエッチングガスとし且つ前記複数のレジスト層をマスクとするドライエッチングにより反応生成物で前記タングステン系導電材層のサイドエッチングを抑制しつつ前記複数のレジスト層の間のタングステン系導電材を除去することにより前記複数のレジスト層にそれぞれ対応したパターンを有する複数のタングステン系導電材層を形成する工程と、臭素含有ガス又はヨウ素含有ガスと塩素含有ガスと酸素ガスとの混合ガスをエッチングガスとし且つ前記複数のレジスト層及び前記複数のタングステン系導電材層をマスクとするドライエッチングにより前記ポリシリコン層を選択的に除去することにより前記複数のレジスト層にそれぞれ対応したパターンを有する複数のポリシリコン層を形成する工程とを含むものである。

【0015】第1のドライエッチング方法によれば、Cl₂等の塩素含有ガス及びO₂ガスの混合ガスをエッチングガスとするドライエッチングによりW、WSi₂等のW系導電材層をジャストエッチングした後該混合ガスにHBr等の臭素含有ガス（又はヨウ素含有ガス）を添加してW系導電材のオーバーエッチングを行ない、この後ポリSi単層のドライエッチングを行なう。オーバーエッチングでは、O₂ガスの流量割合を高く設定することによりポリSiに対するW系導電材の選択比を高くすることができ、W系導電材を選択的に除去することが可能となる。また、オーバーエッチングでは、臭素含有ガス（又はヨウ素含有ガス）の流量割合を所定の値に設定することによりW系導電材について異方性形状を確保しつつエッチングを行なうことができる。さらに、ジャストエッチング及びオーバーエッチングは、下地膜として

の絶縁膜の上にポリSi層が存在する状態で行なわれるので、下地膜（絶縁膜）がエッチングされたり、イオン衝撃にさらされたりすることがなく、エッチングダメージの軽減が可能となる。

【0016】この発明に係る第2のエッチング方法は、基板を覆う絶縁膜の上にタングステン系導電材層を形成する工程と、前記タングステン系導電材層の上に複数のレジスト層を互いに接近させて形成する工程と、塩素含有ガス及び酸素ガスの混合ガスをエッチングガスとし且つ前記複数のレジスト層をマスクとするドライエッチングにより前記タングステン系導電材層をその厚さが前記複数のレジスト層の間の間隔より広いレジスト不存在領域にてゼロ又はその近傍の値になるようにエッチングする工程と、臭素含有ガス又はヨウ素含有ガスと塩素含有ガスと酸素ガスとの混合ガスをエッチングガスとし且つ前記複数のレジスト層をマスクとするドライエッチングにより反応生成物で前記タングステン系導電材層のサイドエッチングを抑制しつつ前記複数のレジスト層の間のタングステン系導電材を除去することにより前記複数のレジスト層にそれぞれ対応したパターンを有する複数のタングステン系導電材層を形成する工程とを含むものである。

【0017】第2のドライエッチング方法によれば、 Cl_2 等の塩素含有ガス及び O_2 ガスの混合ガスをエッチングガスとするドライエッチングによりW、 WSi_2 等のW系導電材層をジャストエッチングした後該混合ガスにHBr等の臭素含有ガス（又はヨウ素含有ガス）を添加してW系導電材のオーバーエッチングを行なう。ジャストエッチング及びオーバーエッチングのいずれにおいても、塩素含有ガス及び O_2 ガスの混合ガスをエッチングガスとして用いるので、下地膜としての絶縁膜を構成するシリコンオキサイド等に対する選択比が向上し、下地膜（絶縁膜）のエッチングを抑制することができる。また、オーバーエッチングでは、臭素含有ガス（又はヨウ素含有ガス）の添加によりW系導電材のサイドエッチングが抑制されるので、良好な異方性形状を得ることができる。

【0018】

【発明の実施の形態】図1～3は、この発明の一実施形態に係る配線形成法を示すものである。

【0019】図1の工程では、シリコン等の半導体基板10の表面に熱酸化法等によりシリコンオキサイドからなるゲート絶縁膜12を形成する。ゲート絶縁膜12の上には、CVD（ケミカル・ベーパー・デポジション）法等によりポリSi層14及び WSi_2 層16を順次に堆積形成する。ポリSi層14及び WSi_2 層16は、ゲート電極乃至配線層を形成するためのもので、ポリSi層14は、導電型決定不純物のドーピングにより低抵抗化されている。

【0020】 WSi_2 層16の上には、周知のホトリソ

グラフィ処理により所望のゲート電極・配線パターンに従ってレジスト層18a～18dを形成する。レジスト層18a、18bは、疎パターン領域Aにおいて大きな間隔で配置し、レジスト層18b～18dは、密パターン領域Bにおいて小さな間隔で配置する。

【0021】図2の工程では、 Cl_2 ガス及び O_2 ガスの混合ガス（ Cl_2/O_2 ガス）を用いるプラズマエッチングにより WSi_2 層16を疎パターン領域Aにて厚さがゼロ又はその近傍の値になるようにジャストエッチングする。このときのエッチングは、一例として図4のECR（電子サイクロトロン共鳴）型プラズマエッチング装置を用いて行ない、エッチング条件は、

圧力：1mTorr

マイクロ波電力：1000W

高周波電力：50W

ガス流量： $Cl_2/O_2=50/10$ sccm

とした。

【0022】ジャストエッチングの結果として、レジスト層18a～18bにそれぞれ対応したパターンを有する WSi_2 層16a～16dが残存する。また、密パターン領域Bでは、RIE lag現象によりエッチング速度が低下するため、比較的薄い WSi_2 層16e及び16fが WSi_2 層16b、16cの間及び WSi_2 層16c、16dの間にそれぞれ残存する。

【0023】この後、 Cl_2/O_2 ガスにHBrガスを添加したHBr/ Cl_2/O_2 ガスを用いるプラズマエッチングによりオーバーエッチングを行なって WSi_2 層16e、16fを除去する。このときのエッチングは、一例として図4のエッチング装置を用いて行ない、エッチング条件は、

圧力：1mTorr

マイクロ波電力：1000W

高周波電力：50W

ガス流量：HBr/ $Cl_2/O_2=8.5/21.5/20$ sccm

とした。

【0024】オーバーエッチングにおいて O_2 流量割合を高くしたのは、ポリSiに対する WSi_2 の選択比を高くして16e、16f等の WSi_2 層の除去を容易にするためである。このように O_2 流量割合の高い Cl_2/O_2 エッチングプロセスでは、Wが蒸気圧の高い $WOCl_4$ となって WSi_2 層16a～16dの側壁をエッチング（サイドエッチング）し、 WSi_2 層16a～16dの異方性形状が損なわれる。そこで、オーバーエッチング時には、 Cl_2/O_2 ガスにHBrを添加して蒸気圧の低い $WOBr_4$ や WBr_5 を生成させて WSi_2 層16a～16dの側壁に保護膜を形成しつつ（サイドエッチングを抑制しつつ）エッチングを行なう。この結果、 WSi_2 層16a～16dの異方性形状が確保される。また、ジャストエッチング及びオーバーエッチング

は、ゲート絶縁膜12上にポリSi層14が存在する状態で行なわれるので、ゲート絶縁膜12がエッチングされたり、イオン衝撃にさらされたりすることがなく、エッチングダメージが軽減される。

【0025】図3の工程では、HBr/Cl₂/O₂ガスを用いるプラズマエッチングによりレジスト層18a~18d及びWSi₂層16a~16dをマスクとしてポリSi層14を選択的にエッチングする。このエッチングは、一例として図4のエッチング装置を用いて行ない、エッチング条件は、

圧力：2mTorr

マイクロ波電力：1000W

高周波電力：35W

ガス流量：HBr/Cl₂/O₂=100/5/5sccm

とした。エッチング条件の他の例としては、Cl₂等の塩素含有ガスを用いないものも可能であり、マイクロ波電力：800~1500W、ガス流量：HBr/O₂=100/5sccmとすることができる。

【0026】ポリSi層14の選択エッチングの結果として、レジスト層18a~18dにそれぞれ対応したパターンを有するポリSi層14a~14dが残存する。ポリSiエッチング時には、SiO_x、SiBr_x等の反応生成物がWSi₂層16a~16d及びポリSi層14a~14dのサイドエッチングを抑制するので、16a/14a、16b/14b、16c/14c、16d/14d等の積層に良好な異方性形状を持たせることができる。ポリSiは、WSi₂に比べてRIElagが少なく、エッチングしやすい。ポリSiエッチングの後、周知のアッシング処理によりレジスト層18a~18dを除去する。16a/14a等のWSi₂/ポリSi積層は、ゲート電極乃至配線層として使用される。

【0027】発明者は、Cl₂/O₂ガスを用いるプラズマエッチングがWSi₂/ポリSi積層(Wポリサイド層)のエッチングにおいてポリSiに対するWSi₂の選択比を高く設定可能である点に着目し、図4のエッチング装置を用いて種々の実験を行なった。

【0028】図4の装置において、処理室20は、プラズマ室22a及び反応室22bからなっている。反応室22bの底部には、試料台(電極)24が設けられており、試料台24の上面には、被処理ウエハ26が載置される。

【0029】試料台24には、高周波電源28が接続され、例えば13.56MHzの高周波電力が供給される。反応室22bは、図示しないガス供給源に接続されると共に排気装置VACに接続される。

【0030】プラズマ室22aの上部には、図示しないマイクロ波電源からマイクロ波導入窓30を介して例えば2.45GHzのマイクロ波MWが供給される。窓30は、通常、石英で構成される。処理室20の上部を取

囲むようにソレノイドコイル32が設けられている。

【0031】図4のエッチング装置を用いてCl₂/O₂ガスのプラズマでWSi₂及びポリSiのエッチングを行ない、WSi₂/ポリSi選択比のO₂流量割合依存性を調べた結果を図5に示す。実験には、シリコン基板上にシリコンオキサイド膜を介してWSi₂層を堆積形成したサンプルを9個含む第1のサンプル群と、シリコン基板上にシリコンオキサイド膜を介してポリSi層を堆積形成したサンプルを9個含む第2のサンプル群とを用いた。各シリコン基板の直径は、200mmとした。各サンプルを図4のエッチング装置内に被処理ウエハ26として挿入し、エッチングを行なった。エッチング条件は、

圧力：1mTorr

マイクロ波電力：1400W

高周波電力：50W

ガス流量：Cl₂+O₂=50sccm

とした。

【0032】第1のサンプル群中の9個のサンプルについては、O₂流量割合を0、10、20、22、24、26、28、30、40%のように変化させ、各サンプル毎にWSi₂のエッチング速度を求めた。その結果を図5にて線Pで示す。また、第2のサンプル群中の9個のサンプルについては、O₂流量割合を第1のサンプル群の場合と同様に変化させ、各サンプル毎にポリSiのエッチング速度を求めた。その結果を図5にて線Qで示す。

【0033】WSi₂/ポリSi選択比は、第1のサンプル群と第2のサンプル群とでO₂流量割合が同じサンプル毎にWSi₂のエッチング速度/ポリSiのエッチング速度の比を求めることにより算出した。その結果を図5にて線Rで示す。

【0034】図5の実験結果によれば、O₂の流量割合を30%以上にすれば、ほぼWSi₂のみがエッチングされるプロセス条件になることがわかる。図2のオーバーエッチングでは、O₂の流量割合を40%としたので、狭いスペースに残存した16e、16f等のWSi₂層を効率的に除去することができる。その結果、WSi₂のRIElag現象に基づくエッチング速度のパターン依存性をキャンセルすることができる。

【0035】図6は、HBr/Cl₂/O₂ガスを用いるプラズマエッチングにおけるWSi₂サイドエッチング量のHBr流量割合依存性を調べた結果を示すものである。実験には、直径200mmのシリコン基板上にシリコンオキサイド膜を介してWSi₂/ポリSi積層(Wポリサイド層)を形成したサンプルを4個用いた。各サンプルには、図1の密パターン領域Bに示すようにライン/スペース=1.0/0.6μmのパターンに従って多数のレジスト層を並設した。このようにレジスト層を設けた各サンプルを図4のエッチング装置内に被処

理ウエハ26として挿入し、エッチングを行なった。エッチング条件は、

圧力: 1mTorr

マイクロ波電力: 1400W

高周波電力: 50W

ガス流量: $\text{Cl}_2 + \text{HBr} = 30 \text{ sccm}$, $\text{O}_2 = 20 \text{ sccm}$

とした。ここで、 O_2 流量割合は、図1で WSi_2 /ポリSi選択比が無限大となる40%である。

【0036】4個のサンプルについては、 $\text{Cl}_2 + \text{HBr}$ のうちHBrを0, 10, 20, 30%のように変化させ、各サンプル毎に WSi_2 のサイドエッチング量S(μm)を求めた。サイドエッチング量Sは、図7に WSi_2 層16aに関して例示するようにS=頂面で測定した幅Wtop-底面で測定した幅Wbotとして求めることができる。S<0は順テーパ形状を、S>0はサイドエッチ形状(逆テーパ形状)をそれぞれ表わす。

【0037】図6の実験結果によれば、HBr流量割合17%でサイドエッチングがゼロとなり、垂直な異方性エッチング形状が得られることがわかる。しかしながら、HBr流量割合17%の条件にすると、ライン/スペースパターンでは垂直形状が得られるものの、孤立ラインでは側壁に多量の反応生成物が付着するため、順テーパ形状になってしまう。

【0038】図2の工程では、 Cl_2/O_2 ガスを用いるプラズマエッチングでジャストエッチングを行なうようにしたので、 $\text{HBr}/\text{Cl}_2/\text{O}_2$ プロセスで起こったような孤立ラインでの順テーパ形状の発生を防ぐことができる。また、高 O_2 流量の $\text{HBr}/\text{Cl}_2/\text{O}_2$ ガスプラズマエッチングプロセスを用いて WSi_2 のオーバーエッチングを行なうようにしたので、ポリSiに対する WSi_2 の選択比を高く保ちながら、狭いスペースに残存した WSi_2 のみをエッチング除去することができ、しかもHBrの添加効果により WSi_2 のサイドエッチングを防ぐことができる。

【0039】図8~10は、この発明の他の実施形態に係る配線形成法を示すものである。

【0040】図8の工程では、シリコン等の半導体基板40の表面を覆うシリコンオキサイド等の絶縁膜42の上にW層44をスパッタ法等により形成する。そして、W層44の上に所望の配線パターンに従ってレジスト層46a, 46bを互いに接近させて形成する。

【0041】図9の工程では、 Cl_2/O_2 ガスを用いるプラズマエッチングによりW層44をレジスト層46a, 46bの間隔より広いレジスト不存在領域で厚さがゼロ又はその近傍の値になるようにジャストエッチングする。このときのエッチングは、図2で述べたジャストエッチングと同様の条件で行なうことができる。ジャストエッチングの結果として、レジスト層46a, 46bにそれぞれ対応したW層44a, 44bが得られると共に

に、W層44a, 44bの間にはRIElag現象により薄いW層44cが残存する。

【0042】図10の工程では、 Cl_2/O_2 ガスにHBrを添加した $\text{HBr}/\text{Cl}_2/\text{O}_2$ ガスを用いるプラズマエッチングによりオーバーエッチングを行なってW層44cを除去し、W層44a, 44bを残存させる。このときのエッチングは、図2で述べたオーバーエッチングと同様の条件で行なうことができる。オーバーエッチングの後には、レジスト層46a, 46bをアッシング処理等により除去する。W層44a, 44bは、配線層として使用される。

【0043】図9, 10のエッチング処理では、 Cl_2/O_2 ガスをエッチングガスとして用いるので、絶縁膜42を構成するシリコンオキサイドに対するWの選択比が向上する。従って、絶縁膜42の膜減りや配線段差の増大を防止することができる。また、図10のオーバーエッチングでは、HBrの添加によりW層44a, 44bのサイドエッチングが抑制されるので、W層の形状劣化(逆テーパ形状等)を防ぐことができる。

【0044】図8~10に関して上記した配線形成法は、W層44の代りに WSi_2 層を用いて実施してもよく、上記したと同様の作用効果が得られる。

【0045】この発明は、上記した実施形態に限定されるものではなく、種々の改変形態で実施可能なものである。例えば、次のような変更が可能である。

【0046】(1) W系導電材料としては、W, WSi_2 に限らず、W合金を用いてもよい。タングステンシリサイドとしては、 WSi_2 のように化学量論的なものに限らず、非化学量論的なものを用いてもよく、一般的には WSi_x を使用可能である。

【0047】(2) 臭素含有ガスとしては、HBrに限らず、 Br_2 , BBr_3 , CBr_4 , SiBr_4 等を用いてもよい。 Br_2 等のガスの添加量は、プラズマ中に存在するBr原子の量が前記実施形態で示したHBrの場合と同等になるように設定すればよい。また、臭素含有ガスの代りに、HI, I_2 , BI_3 , CI_4 , SiI_4 等のヨウ素含有ガスを用いてもよい。HBr又はHI等のガスあるいは O_2 ガスについて、添加量の最適値は、被エッチング膜の膜質に依存する(例えば、成膜方法、成膜後の処理条件、成膜装置等に依存する)ので、被エッチング膜毎に調整するのが望ましい。

【0048】(3) W系導電材料をドライエッチングする場合、W系導電材料の上に予めTiN, TiON 等の反射防止膜を設けておいてもよい。また、W系導電材料とポリSi層との間にWN層等を介在させておいてもよい。

【0049】

【発明の効果】以上のように、この発明によれば、塩素系ガス及び酸素ガスの混合ガスをエッチングガスとするドライエッチングによりW系導電材料をジャストエッチ

ングした後該混合ガスに臭素含有ガス（又はヨウ素含有ガス）を添加してW系導電材のオーバーエッチングを行ない、この後ポリSi単層のドライエッチングを行なうようにしたので、異方性形状を確保しつつエッチングダメージを軽減することができ、歩留りが向上する効果が得られる。

【0050】また、塩素含有ガス及び酸素ガスの混合ガスをエッチングガスとするドライエッチングによりW系導電材層をジャストエッチングした後該混合ガスに臭素含有ガス（又はヨウ素含有ガス）を添加してW系導電材のオーバーエッチングを行なうようにしたので、異方性形状を確保しつつ下地絶縁膜のエッチングを抑制することができ、歩留りが向上する効果が得られる。

【図面の簡単な説明】

【図1】 この発明の一実施形態に係る配線形成法におけるレジスト層形成工程を示す基板断面図である。

【図2】 図1の工程に続くWSi₂層のジャストエッチング工程及びオーバーエッチング工程を示す基板断面図である。

【図3】 図2の工程に続くポリSi層エッチング工程及びレジスト層除去工程を示す基板断面図である。

【図4】 この発明の実施に用いられるプラズマエッチング装置を示す断面図である。

【図5】 Cl₂/O₂ガスを用いるプラズマエッチングにおける選択比（WSi₂/ポリSi）のO₂流量割合依存性を示すグラフである。

【図6】 HBr/Cl₂/O₂ガスを用いるプラズマ

エッチングにおけるWSi₂サイドエッチング量のHBr流量割合依存性を示すグラフである。

【図7】 WSi₂/ポリSi積層エッチングにおけるWSi₂層のサイドエッチング状況を示す断面図である。

【図8】 この発明の他の実施形態に係る配線形成法におけるレジスト層形成工程を示す基板断面図である。

【図9】 図8の工程に続くW層のジャストエッチング工程を示す基板断面図である。

【図10】 図9の工程に続くオーバーエッチング工程を示す基板断面図である。

【図11】 従来の配線形成法の一例におけるレジスト層形成工程を示す基板断面図である。

【図12】 図11の工程に続くWSi₂/ポリSi積層のジャストエッチング工程を示す基板断面図である。

【図13】 図12の工程に続くオーバーエッチング工程及びレジスト層除去工程を示す基板断面図である。

【図14】 従来の配線形成法の他の例におけるレジスト層形成工程を示す基板断面図である。

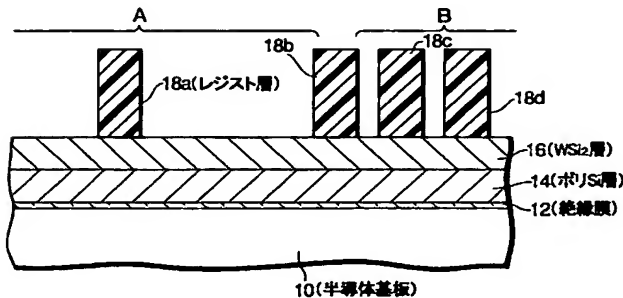
【図15】 図14の工程に続くW層のジャストエッチング工程を示す基板断面図である。

【図16】 図15の工程に続くオーバーエッチング工程を示す基板断面図である。

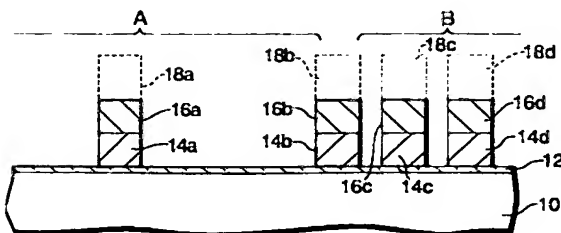
【符号の説明】

10, 40 : 半導体基板、12, 42 : 絶縁膜、14, ポリSi層、16 : WSi₂層、18a~18d, 46a, 46b : レジスト層、44 : W層。

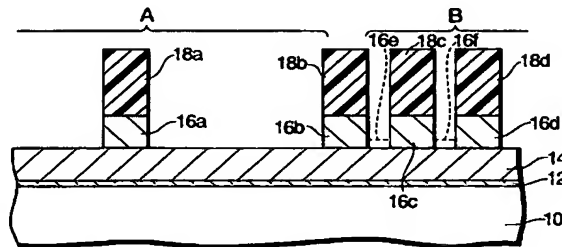
【図1】



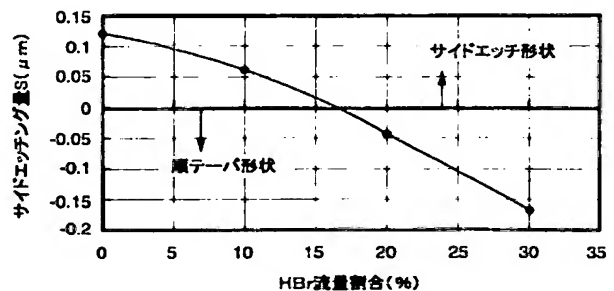
【図3】



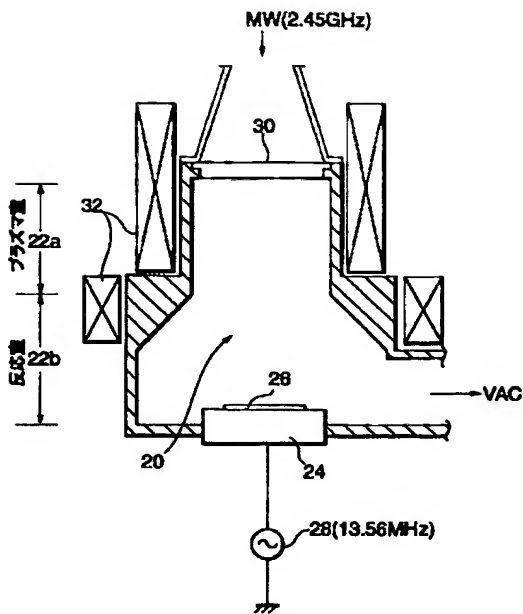
【図2】



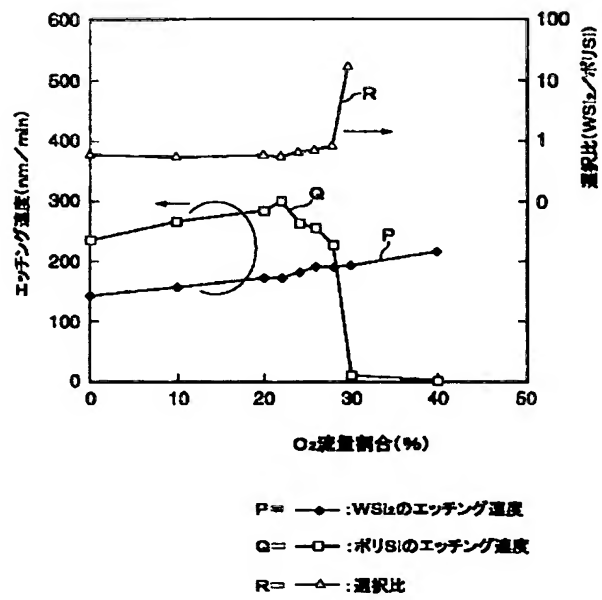
【図6】



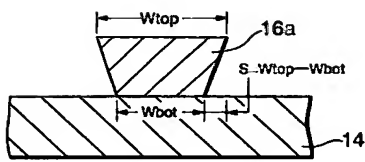
【図4】



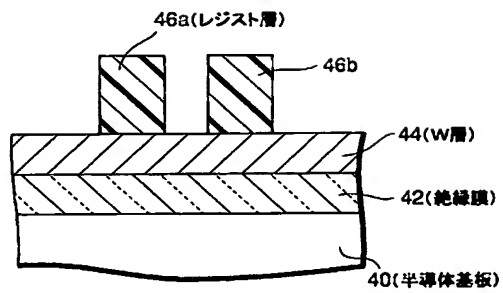
【図5】



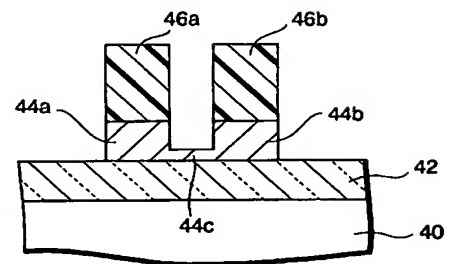
【図7】



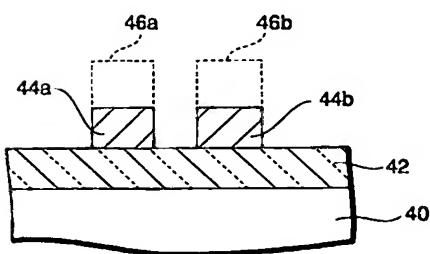
【図8】



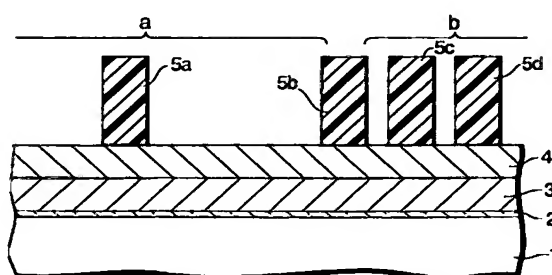
【図9】



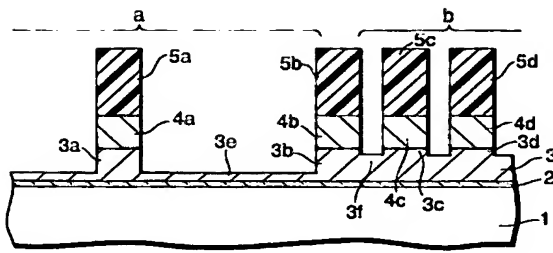
【図10】



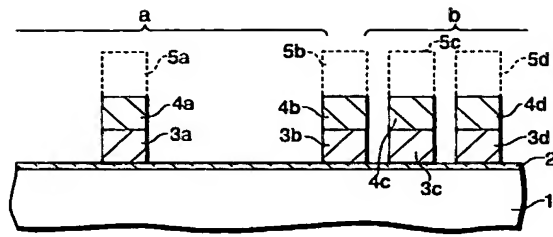
【図11】



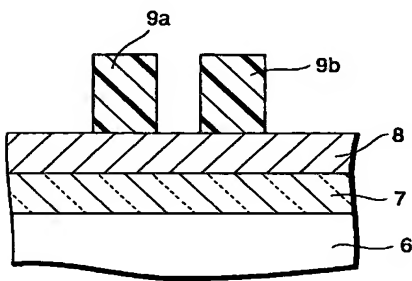
【図12】



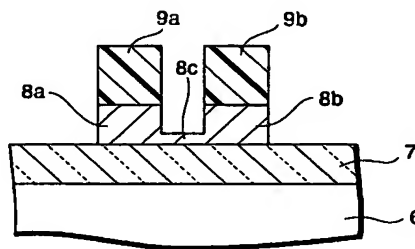
【図13】



【図14】



【図15】



【図16】

